

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

#3
J. Francis
11001

JC978 U.S. PTO
09/822462
04/02/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 4月 3日

出願番号
Application Number:

特願2000-101576

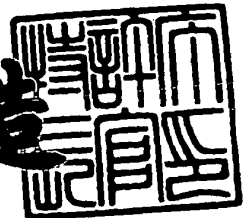
出願人
Applicant(s):

株式会社半導体エネルギー研究所
シャープ株式会社

2000年12月22日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3106455

【書類名】 特許願

【整理番号】 P004718

【提出日】 平成12年 4月 3日

【あて先】 特許庁長官 近藤 隆彦 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 中嶋 節男

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 牧田 直樹

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【特許出願人】

【識別番号】 000005049

【氏名又は名称】 シャープ株式会社

【代表者】 町田 勝彦

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 液晶表示装置の作製方法

【特許請求の範囲】

【請求項 1】

絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第一の工程と、
前記非晶質半導体膜に対して該非晶質半導体膜の結晶化を助長する触媒元素を添加する第二の工程と、
加熱処理により前記非晶質膜を結晶化させる第三の工程と、
前記第三の工程で得られた珪素を含む半導体膜に対して周期表の 1 5 族に属する元素を選択的に添加する第四の工程と、
加熱処理により前記周期表の 1 5 族に属する元素を添加した領域に前記触媒元素をゲッタリングさせる第五の工程と、を有し、
前記第四の工程における周期表の 1 5 族に属する元素が添加されるのは、Pチャネル型 T F T 領域の外側であることを特徴とする液晶表示装置の作製方法。

【請求項 2】

絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第一の工程と、
前記非晶質半導体膜に対して該非晶質半導体膜の結晶化を助長する触媒元素を添加する第二の工程と、
加熱処理により前記非晶質膜を結晶化させる第三の工程と、
前記第三の工程で得られた珪素を含む半導体膜に対してレーザー光あるいは強光を照射する第四の工程と、
前記第四の工程で得られた珪素を含む半導体膜に対して周期表の 1 5 族に属する元素を選択的に添加する第五の工程と、
加熱処理により前記周期表の 1 5 族に属する元素を添加した領域に前記触媒元素をゲッタリングさせる第六の工程と、を有し、
前記第五の工程における周期表の 1 5 族に属する元素が添加されるのは、Pチャネル型 T F T 領域の外側であることを特徴とする液晶表示装置の作製方法。

【請求項 3】

絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第一の工程と、

前記非晶質半導体膜に対して該非晶質半導体膜の結晶化を助長する触媒元素を添加する第二の工程と、

加熱処理により前記非晶質膜を結晶化させる第三の工程と、

前記第三の工程で得られた珪素を含む半導体膜に対して周期表の 1 5 族に属する元素を P チャネル型 T F T 領域の外側に選択的に添加する第四の工程と、

加熱処理により前記周期表の 1 5 族に属する元素を添加した領域に前記触媒元素をゲッタリングさせる第五の工程と、を有し、

前記第五の工程における触媒元素をゲッタリングさせた領域の内、T F T 領域の外側に設けられた領域は、ソース配線もしくはドレイン配線をマスクとして自己整合的に除去されることを特徴とする液晶表示装置の作製方法。

【請求項 4】

絶縁表面を有する基板上に珪素を含む非晶質半導体膜を形成する第一の工程と、

前記非晶質半導体膜に対して該非晶質半導体膜の結晶化を助長する触媒元素を添加する第二の工程と、

加熱処理により前記非晶質膜を結晶化させる第三の工程と、

前記第三の工程で得られた珪素を含む半導体膜に対してレーザー光あるいは強光を照射する第四の工程と、

前記第四の工程で得られた珪素を含む半導体膜に対して周期表の 1 5 族に属する元素を P チャネル型 T F T 領域の外側に選択的に添加する第五の工程と、

加熱処理により前記周期表の 1 5 族に属する元素を添加した領域に前記触媒元素をゲッタリングさせる第六の工程と、を有し、

前記第六の工程における触媒元素をゲッタリングさせた領域の内、T F T 領域の外側に設けられた領域は、ソース配線あるいはドレイン配線をマスクとして自己整合的に除去されることを特徴とする液晶表示装置の作製方法。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一において、前記触媒元素としては N i、C o、F e、P d、P t、C u もしくは A u から選ばれた少なくとも一つの元素が用いられることを特徴とする液晶表示装置の作製方法。

【請求項 6】

請求項 1 乃至請求項 4 のいずれか一において、前記周期表の 1 5 族に属する元素として、N、P、As、Sb、もしくはBiから選ばれた少なくとも一つの元素が用いられることを特徴とする液晶表示装置の作製方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、珪素を含む非晶質半導体膜を結晶化して形成された結晶性半導体膜を利用した液晶表示装置の作製方法に係り、特に基板上に薄膜トランジスタ（Thin Film Transistor：TFT）を形成したアクティブマトリクス基板の作製方法に関する。

【0002】

【従来の技術】

近年、半導体プロセスの低温化が進められている。その大きな理由は安価で加工性に富んだガラス等の絶縁基板上にTFTを形成する必要性が生じたことにある。また半導体プロセスにおいて、半導体材料に含まれる非晶質成分もしくは非晶質半導体材料を結晶化させること、もしくは結晶性をより向上させることがTFTの動作速度にとって必要とされている。

【0003】

すでにガラス基板上に結晶性珪素膜を得るための技術として、特開平7-130652号公報記載の技術が開示されている。これは非晶質珪素膜に対して結晶化を助長する触媒元素を添加し、加熱処理を行うことにより結晶性珪素膜を形成するというものである。

【0004】

この技術は触媒元素の作用により、非晶質珪素膜の結晶化温度を50～100℃も引き下げることが可能であり、結晶化に要する時間も1/5～1/10にまで低減することができる。また、この技術によって得られる結晶性珪素膜は優れた結晶性を有することが実験的に確かめられている。

【0005】

しかし、前記触媒元素として用いられるニッケル、コバルト等の金属元素は珪

素膜中に深い準位を形成してキャリアを捕獲してしまうため、得られた結晶性珪素膜を用いてTFTを作製した場合、TFTの活性層中に前記触媒元素が不規則に偏析することが確認されている。前記偏析部分がTFTのチャネル領域（チャネルが形成される領域）や高抵抗領域（例えばオフセット領域と呼ばれる部分）にあると、微弱な電流の逃げ道（リークパス）になり、オフ電流（TFTがオフ状態にある時の電流）の突発的な増加を招く原因になると考えられる。

【 0 0 0 6 】

従って、結晶化後は触媒元素を速やかに除去するか、あるいは電氣的に影響しない程度にまで低減することが望ましい。このための手段としては、ゲッタリング効果を利用した技術を用いることができる。

【 0 0 0 7 】

このゲッタリングを用いて触媒元素を除去または低減する技術としては、例えば特開平 1 1 - 5 4 7 6 0 号公報に開示されている。同公報記載の実施例 1 および実施例 2 における技術は、図 3 のようにリンを含み触媒元素を捕獲するゲッタリング領域（以後ゲッタリングシンクという）3 0 2 をTFT周辺に設け、触媒元素のゲッタリング後にこれを除去するものである。

【 0 0 0 8 】

この方法では、TFTの半導体層の周囲にゲッタリング領域 3 0 2 が設けられているためパターニングマージンが大きい、反面、TFTを構成する半導体層の面積効率が低下し集積度の向上が困難になるという問題点がある。

【 0 0 0 9 】

一方、実施例 3、実施例 4 および実施例 5 における技術は、集積度を上げるために、ソース領域およびドレイン領域をゲッタリングシンクとして機能させるものである。

【 0 0 1 0 】

この方法は、図 4 に示すようにゲート配線 4 0 9 および 4 1 0 をマスクとして自己整合的にゲッタリングシンク 4 0 3 ~ 4 0 6 を設ける方法であり、TFT 4 1 1 あるいは 4 1 2 の領域の外側にゲッタリングシンクを設ける必要がなく面積効率は低下しないが、Pチャネル型TFT 4 1 1 のソース領域 4 0 3 およびドレ

イン領域 4 0 5 にはゲッタリングのためのリンが大量にドーピングされるため、P 型半導体を形成するにはソース領域 4 0 3 およびドレイン領域 4 0 5 により多くのボロンをドーピングする必要がある。

【 0 0 1 1 】

このため、ドーピング工程におけるスループットの低下、もしくはソース領域およびドレイン領域の結晶性の改善が困難になることがあるという問題もあった。このように、N 型付与のドーピングがなされた領域に対しキャリア反転のために行う P 型付与のドーピングは、クロスドーピングもしくはカウンタードーピングと呼ばれる。

【 0 0 1 2 】

【発明が解決しようとする課題】

上述したように、触媒元素をチャンネル領域から除去するゲッタリング工程は、前記結晶性珪素膜を用いた T F T を作製する際に有効なプロセスとなっている。このため、前記ゲッタリング工程をより効率良く行う必要性が高まっている。

【 0 0 1 3 】

ゲッタリングシンクを T F T の周囲に設けると、面積効率が低下し T F T の集積度を高めることができなかった。発明における第一の課題は、半導体層の面積効率を低下させることなくチャンネル領域の触媒元素をゲッタリングすることである。

【 0 0 1 4 】

またゲッタリングサイトの形成のために P チャンネル T F T のソース領域およびドレイン領域にクロスドーピングを行うと、ドーピング工程のスループットは低下してしまっていた。第二の課題は、ドーピング工程のスループットを低下させることなくチャンネル領域の触媒元素をゲッタリングすることである。

【 0 0 1 5 】

そして、上記第 1 の課題及び第 2 の課題をすべて解決することにより、触媒元素はチャンネル領域から効率よくゲッタリングされ、T F T の集積度が高く、生産性がよくかつ信頼性の高い液晶表示装置を作製することを課題とする。また、同時に、本発明を用いて液晶表示装置を作製することによって、その液晶表示装置

を用いた電気器具の品質および信頼性をも向上することを課題とする。

【 0 0 1 6 】

【課題を解決するための手段】

上記課題を解決するため、本発明者らはまず P チャンネル型 T F T においては T F T 領域の外側に設けられたゲッタリングシンクによって、活性層に含まれる触媒元素をゲッタリングすることを考えた。ここでいう T F T 領域とは、ソース領域、ドレイン領域およびチャンネル領域が占める領域を指す。

【 0 0 1 7 】

ゲッタリングシンクを T F T 領域の外側に設けると、クロスドーピングを行う必要がなくドーピング工程のスループットを向上させることができる。しかし同時に、ゲッタリングシンクを T F T 領域の外側に設けることにより、前述のように活性層の面積効率を低下させてしまう問題が発生する。

【 0 0 1 8 】

そこで、本発明者らは、P チャンネル型 T F T 領域の外側にゲッタリングシンクを設けることと、触媒元素をゲッタリングさせた領域の内、T F T 領域の外側に設けられている領域をソース配線あるいはドレイン配線により自己整合的に除去する工程とを組み合わせることを考えた。自己整合的にゲッタリングシンクを除去することにより、パターニングの合わせマージンが必要なくなるため、面積効率を損なわずにゲッタリングを行うことができる。

【 0 0 1 9 】

このように、本発明は触媒元素を用いて結晶化された結晶性珪素膜に対して前記触媒元素を膜中から効率よくゲッタリングすることを目的としており、具体的には周期表の 1 5 族に属する元素を前記結晶性珪素膜に選択的に添加し、加熱処理を行う工程に関するものである。前記加熱処理は、ファーネスアニール（電熱炉内での加熱処理）によって行われるが、レーザーアニールもしくはランプアニール等の加熱手段を用いることも可能である。

【 0 0 2 0 】

ここで、結晶化を助長する触媒元素としては N i （ニッケル）、C o （コバルト）、F e （鉄）、P d （パラジウム）、P t （白金）、C u （銅）もしくは A

u（金）の元素が用いられる。本出願人の実験では、ニッケルが最も適した元素であることが判明している。

【 0 0 2 1 】

また、本発明において、ゲッタリングシンクを形成する際に添加される周期表の 1 5 族に属する元素としては、N（窒素）、P（リン）、As（砒素）、Sb（アンチモン）、Bi（ビスマス）が挙げられ、特に顕著な作用効果を示すのはリンであり、次いで砒素であることが判明している。

【 0 0 2 2 】

【発明の実施の形態】

上記手段を実施するための構成を図 1 に示す。図 1 は P チャネル型 T F T の作製工程であり、図 1（A'）はゲッタリング工程での上面図を示し、図 1（A'）における A - A' 断面図を図 1（A）に示す。

【 0 0 2 3 】

まず、活性層 1 0 1 は触媒元素を用いて結晶化され、これに隣り合った領域に周期表の 1 5 族に属する元素を添加しゲッタリングシンク 1 0 2 を形成する。さらに、窒素雰囲気中で加熱処理を行い活性層 1 0 1 に含まれる触媒元素をゲッタリングシンク 1 0 2 にゲッタリングする（図 1（A））。

【 0 0 2 4 】

次に、図 1（B）のようにゲート絶縁膜 1 0 6、ゲート配線 1 0 7 および第一層間絶縁膜 1 0 8 を形成する。このとき、活性層 1 0 1 にはチャネル領域 1 0 3、ソース領域 1 0 4 およびドレイン領域 1 0 5 を公知の方法で形成しておく。さらに、第一層間絶縁膜 1 0 8 およびゲート絶縁膜 1 0 6 をエッチングし、前記ソース領域およびドレイン領域に電氣的に導通をとるためのスルーホール（開孔部）1 0 9 を形成する（図 1（C））。

【 0 0 2 5 】

さらに、ソース配線 1 1 0 およびドレイン配線 1 1 1 を形成する（図 1（D））。ここでソース配線 1 1 0 およびドレイン配線 1 1 1 をマスクとして自己整合的にゲッタリングシンク 1 0 2 をエッチングし除去する（図 1（E））。

【 0 0 2 6 】

自己整合的にゲッタリングシンク 1 0 2 を除去することにより、面積効率を損なわずにゲッタリングを行うことができる。加えて、クロスドーピング工程が不要であるためドーピング工程のスループットを向上させることができる。また、本構成はゲッタリングシンク 1 0 2 が活性層 1 0 1 (T F T 領域) の両側に形成されているが、面積効率を考慮して片側のみに形成することも可能である。

【 0 0 2 7 】

他の構成について図 2 を使って説明する。図 2 は、隣り合った N チャネル型 T F T および P チャネル型 T F T の作製工程であり、図 2 (A ') はゲッタリング工程での上面図を示し、図 2 (A ') における A - A ' 断面図を図 2 (A) に示す。

【 0 0 2 8 】

本構成でも、まず活性層 2 0 1 および 2 0 2 は触媒元素を用いて結晶化され、さらに周期表の 1 5 族に属する元素を選択的に添加しゲッタリングシンク 2 0 3 、 2 0 4 および 2 0 5 を形成する。ここで、窒素雰囲気中で加熱処理を行い活性層 2 0 1 および 2 0 2 に含まれる触媒元素をゲッタリングシンク 2 0 3 もしくは 2 0 4 にゲッタリングする (図 2 (A)) 。

【 0 0 2 9 】

前記ゲッタリングシンク 2 0 4 および 2 0 5 は、活性層 2 0 2 のソース領域およびドレイン領域であり、またゲッタリングシンク 2 0 3 は活性層 2 0 1 および 2 0 2 とに挟まれた領域に形成されるため、活性層の面積効率を低下させることがない。

【 0 0 3 0 】

次に、ゲート絶縁膜 2 1 0 、ゲート配線 2 1 1 および 2 1 2 、並びに第一層間絶縁膜 2 1 3 を形成する。このとき、活性層 2 0 1 にはチャネル領域 2 0 7 、ソース領域 2 0 8 およびドレイン領域 2 0 9 を形成し、同様に活性層 2 0 2 にはチャネル領域 2 0 6 、ソース領域 2 0 5 およびドレイン領域 2 0 4 を形成しておく。(図 2 (B))

【 0 0 3 1 】

さらに、第一層間絶縁膜 2 1 3 およびゲート絶縁膜 2 1 0 をエッチングし、前

記ソース領域 2 0 5 および 2 0 8 又はドレイン領域 2 0 4 および 2 0 9 に電氣的に導通をとるためのスルーホール部（開孔部） 2 1 4 ～ 2 1 6 を形成する（図 2（C））。

【 0 0 3 2 】

さらに、ソース配線 2 1 7 および 2 2 0 並びにドレイン配線 2 1 8 および 2 1 9 を形成する（図 2（D））。ここでドレイン配線 2 1 8 および 2 1 9 をマスクとして自己整合的にゲッタリングシンク 2 0 3 をエッチング除去する（図 2（E））。

【 0 0 3 3 】

本構成においても、自己整合的にゲッタリングシンク 2 0 3 を除去することにより、パターニングの合わせマージンを最小限にでき、面積効率を損なわずにゲッタリングを行うことができる。また、クロスドーピング工程が不要となるためドーピング工程のスループットが向上する。

【 0 0 3 4 】

本発明は、触媒元素を用いて結晶化された結晶性珪素膜に対して前記触媒元素を膜中から除去するプロセス（工程）に対して実施することが可能である。また、そのような工程を含む素子形成技術に対して実施することが可能である。

【 0 0 3 5 】

具体的には、T F T などの半導体素子を基板上に形成する際、本発明を実施することができる。勿論、半導体素子を基板上に形成して液晶表示装置を作製する際にも本発明は実施できる。

【 0 0 3 6 】

【実施例】

〔実施例 1〕

本発明の実施例について図 5 ～ 図 7 を用いて説明する。ここでは、液晶表示装置の画素部およびその周辺に設けられる駆動回路の T F T を同時に作製する方法について説明する。但し、説明を簡単にするために、駆動回路では、シフトレジスタ、バッファ等の基本回路である C M O S 回路およびトランスファゲートを形成する N チャネル型 T F T を図示することとする。

【 0 0 3 7 】

図 5 (A) において、基板 5 0 0 には、ガラス基板や石英基板を使用することができる。その他にもシリコン基板、金属基板またはステンレス基板の表面に絶縁膜を形成したものを基板としても良い。耐熱性が許せばプラスチック基板を用いることも可能である。

【 0 0 3 8 】

そして、基板 5 0 0 の T F T が形成される表面には、珪素（シリコン）を含む絶縁膜からなる下地膜 5 0 1 を形成する。本実施例では、下地膜 5 0 1 として、2 0 0 n m 厚の窒化酸化珪素膜を形成する。

【 0 0 3 9 】

次に、連続して下地膜 5 0 1 の上に 2 0 ~ 1 0 0 n m の厚さの、非晶質半導体膜（本実施例では非晶質珪素膜（アモルファスシリコン膜））5 0 2 を公知の成膜法で形成する。なお、非晶質半導体膜としては、非晶質珪素膜以外にも、非晶質シリコンゲルマニウム膜などの非晶質の化合物半導体膜を用いることもできる。

【 0 0 4 0 】

そして、特開平 7 - 1 3 0 6 5 2 号公報に記載された技術に従って結晶構造を含む半導体膜（本実施例では結晶質珪素膜）5 0 3 を形成する。同公報記載の技術は、非晶質珪素膜の結晶化に際して、結晶化を助長する触媒元素（ニッケル、コバルト、ゲルマニウム、錫、鉛、パラジウム、鉄、銅から選ばれた一種または複数の元素、代表的にはニッケル）を用いる結晶化手段である。

【 0 0 4 1 】

具体的には、非晶質珪素膜表面に触媒元素を保持させた状態で加熱処理を行い、非晶質珪素膜を結晶質珪素膜に変化させるものである。本実施例では同公報の実施例 1 に記載された技術を用いるが、実施例 2 に記載された技術を用いてもよい。なお、結晶質珪素膜にはいわゆる単結晶シリコン膜も多結晶シリコン膜も含まれるが、本実施例で形成される結晶質珪素膜は結晶粒界を有する珪素膜である。

【 0 0 4 2 】

また、前記触媒元素を非晶質珪素膜に添加する方法としては、プラズマドーピング法、蒸着法もしくはスパッタ法等の気相法、もしくは触媒元素を含有する溶液を塗布する方法が採用できる。溶液を用いる方法は、触媒元素の添加量の制御が容易であり、極微量な添加も容易に行える。

【 0 0 4 3 】

非晶質珪素膜は含有水素量にもよるが、好ましくは400～550℃で数時間加熱して脱水素処理を行い、含有水素量を5 atom%以下として結晶化の工程を行うことが望ましい。また、非晶質珪素膜をスパッタ法や蒸着法などの他の作製法で形成しても良いが、膜中に含まれる酸素、窒素、などの不純物元素を十分に低減させておくことが望ましい。

【 0 0 4 4 】

次に、非晶質珪素膜502に対して公知の技術を使って結晶質珪素膜（ポリシリコン膜又は多結晶シリコン膜）503を形成する（図5（B））。本実施例では、非晶質珪素膜502に対してレーザーから発する光（レーザー光）を照射して結晶質珪素膜503を形成する。レーザーとしては、パルス発振型または連続発振型のエキシマレーザーを用いれば良いが、連続発振型のアルゴンレーザーでも良い。またはNd：YAGレーザーもしくは第Nd：YVO₄レーザーの2高調波、第3高調波または第4高調波を用いても良い。さらに、レーザー光のビーム形状は線状（長形状も含む）であっても矩形状であっても構わない。

【 0 0 4 5 】

また、レーザー光の代わりにランプから発する光（ランプ光）を照射（以下、ランプアニールという）しても良い。ランプ光としては、ハロゲンランプ、赤外ランプ等から発するランプ光を用いることができる。

【 0 0 4 6 】

なお、このようにレーザー光またはランプ光により熱処理（アニール）を施す工程を光アニール工程という。光アニール工程は短時間で高温熱処理が行えるため、ガラス基板等の耐熱性の低い基板を用いる場合にも効果的な熱処理工程を高いスループットで行うことができる。勿論、目的はアニールであるので電熱炉を用いたファーンেসアニール（熱アニールともいう）で代用することもできる。

【 0 0 4 7 】

本実施例では、パルス発振型エキシマレーザー光を線状に加工してレーザーアニール工程を行う。レーザーアニール条件は、励起ガスとしてXeClガスを用い、処理温度を室温、レーザーエネルギー密度を $250 \sim 500 \text{ mJ/cm}^2$ （代表的には $350 \sim 400 \text{ mJ/cm}^2$ ）ショット数 $5 \sim 10$ とする。

【 0 0 4 8 】

上記条件で行われるレーザーアニール工程は、熱結晶化後に残存した非晶質領域を完全に結晶化すると共に、既に結晶化された結晶質領域の欠陥等を低減する効果を有する。そのため、本工程は光アニールにより半導体膜の結晶性を改善する工程、または半導体膜の結晶化を助長する工程と呼ぶこともできる。このような効果はランプアニールの条件を最適化することによっても得ることが可能である。

【 0 0 4 9 】

次に、結晶質珪素膜503上に後の不純物添加時のために保護膜504を形成する。保護膜504は $100 \sim 200 \text{ nm}$ （好ましくは $130 \sim 170 \text{ nm}$ ）の厚さの窒化酸化珪素膜または酸化珪素膜を用いる。この保護膜504は不純物添加時に結晶質珪素膜503が直接プラズマに曝されないようにするためと、微妙な濃度制御を可能にするための意味がある。

【 0 0 5 0 】

続いて、レジストマスク505を用いて選択的にP型を付与する不純物元素（以下、P型不純物元素という）を保護膜504を介して添加する。P型不純物元素としては、周期表の13族に属する元素、典型的にはボロンまたはガリウムを用いることができる。この工程（チャネルドープ工程という）はTFETのしきい値電圧を制御するための工程である。なお、ここではジボラン（ B_2H_6 ）を質量分離しないでプラズマ励起したイオンドープ法でボロンを添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。

【 0 0 5 1 】

この工程により $1 \times 10^{15} \sim 1 \times 10^{18} \text{ atoms/cm}^3$ （代表的には $5 \times 10^{16} \sim 5 \times 10^{17} \text{ atoms/cm}^3$ ）の濃度でP型不純物元素（本実施例ではボロン）を含む

不純物領域 5 0 6 を形成する。なお、本明細書中では少なくとも上記濃度範囲で P 型不純物元素を含む不純物領域を P 型不純物領域 (b) と定義する。(図 5 (C))

【 0 0 5 2 】

次に、レジストマスク 5 0 5 を除去し、新たにレジストマスク 5 0 7 ~ 5 1 2 を形成する。そして、N 型を付与する不純物元素 (以下、N 型不純物元素という) を添加して N 型を呈する不純物領域 5 1 4 ~ 5 1 8 を形成する。なお、N 型不純物元素としては、周期表の 1 5 族に属する元素、典型的にはリンまたは砒素を用いることができる。(図 5 (D))

【 0 0 5 3 】

この低濃度不純物領域 5 1 4 ~ 5 1 8 は、後に形成される N チャネル型 T F T において、L D D 領域として機能させるための不純物領域である。なお、ここで形成された不純物領域 5 1 4 ~ 5 1 8 には N 型不純物元素が $2 \times 10^{16} \sim 5 \times 10^{19} \text{ atoms/cm}^3$ (代表的には $5 \times 10^{17} \sim 5 \times 10^{18} \text{ atoms/cm}^3$) の濃度で含まれている。本明細書中では上記濃度範囲で N 型不純物元素を含む不純物領域を N 型不純物領域 (b) と定義する。

【 0 0 5 4 】

なお、ここではフォスフィン (PH_3) を質量分離しないでプラズマ励起したイオンドープ法でリンを $1 \times 10^{18} \text{ atoms/cm}^3$ の濃度で添加する。勿論、質量分離を行うイオンインプランテーション法を用いても良い。この工程では、保護膜 5 0 4 を介して結晶質シリコン膜にリンを添加する。

【 0 0 5 5 】

次に、保護膜 5 0 4 を除去した後、結晶質珪素膜の不要な部分を除去して、島状の半導体膜 (以下、活性層という) 5 1 9 ~ 5 2 2 を形成する。(図 5 (E))

【 0 0 5 6 】

ここでレジストマスク 5 2 3 ~ 5 2 7 を形成する。そして、N 型不純物元素を添加して高濃度に N 型不純物元素を含む不純物領域 5 2 8 ~ 5 3 3 を形成する。N 型不純物元素としては、前記触媒元素として添加されるニッケルに対してゲッ

タリング効果の高いリンを用いる。ここでは、フォスフィン (PH_3) を用いたイオンドープ法（勿論、イオンインプランテーション法でも良い）で行い、この領域のリンの濃度は $1 \times 10^{20} \sim 1 \times 10^{21} \text{ atoms/cm}^3$ （代表的には $2 \times 10^{20} \sim 5 \times 10^{21} \text{ atoms/cm}^3$ ）とする。なお、本明細書中では上記濃度範囲でN型不純物元素を含む不純物領域をN型不純物領域（a）と定義する。（図5（F））

【0057】

その後、レジストマスク523～527を除去し、前述の触媒元素をゲッタリングするために熱処理工程を行う。この工程はファーネスアニール法、レーザーアニール法、またはラピッドサーマルアニール法（RTA法）で行うことができる。ここではファーネスアニール法で熱処理工程を行う。加熱処理は、窒素雰囲気中において300～650℃、好ましくは400～550℃、ここでは550℃、4時間の熱処理を行う（図6（A））。

【0058】

この時、本実施例において非晶質珪素膜の結晶化に用いた触媒元素（本実施例ではニッケル）が、矢印で示す方向に移動して、前述の図5（F）の工程で形成された高濃度にリンを含む領域528～533に捕獲（ゲッタリング）される。これはリンによる金属元素のゲッタリング効果に起因する現象であり、この結果、後のチャネル形成領域570～574は前記触媒元素の濃度が $5 \times 10^{17} \text{ atoms/cm}^3$ 以下（好ましくは $1 \times 10^{16} \text{ atoms/cm}^3$ 以下）となる。

【0059】

また逆に前記触媒元素のゲッタリングシンクとなった領域（図5（F）の工程で形成された不純物領域528～533）は高濃度に触媒元素が偏析して $5 \times 10^{18} \text{ atoms/cm}^3$ 以上（代表的には $1 \times 10^{19} \sim 5 \times 10^{20} \text{ atoms/cm}^3$ ）の濃度で存在するようになる。

【0060】

次に、活性層519～522を覆ってゲート絶縁膜530を形成する。ゲート絶縁膜530は、10～200nm、好ましくは50～150nmの厚さに形成すれば良い。本実施例では、プラズマCVD法で N_2O と SiH_4 を原料とした窒化酸化珪素膜を115nmの厚さに形成する。（図6（B））

【 0 0 6 1 】

次に、ゲート配線 5 3 5 ~ 5 3 8 として、図示しないが厚さ 5 0 n m の窒化タングステン (W N) と厚さ 3 5 0 n m のタンタル (T a) との 2 層の積層膜を形成する (図 6 (B))。ゲート配線は単層の導電膜で形成してもよいが、必要に応じて 2 層、3 層といった積層膜とすることが好ましい。

【 0 0 6 2 】

また、本実施例では図 6 (B) に示すように、画素回路はダブルゲートとしてゐる。ゲートのリーク対策としてマルチゲート方式を採用することは有効である。なお、ゲート配線としては、タンタル (T a)、チタン (T i)、モリブデン (M o)、タングステン (W)、クロム (C r)、シリコン (S i) から選ばれた元素、または前記元素を組み合わせた合金膜 (代表的には M o - W 合金、M o - T a 合金) を用いることができる。

【 0 0 6 3 】

次に、レジストマスク 5 4 0 を形成しゲート配線 5 3 5 をマスクとして自己整合的に P 型不純物元素 (本実施例ではボロン) を添加する。こうして形成された不純物領域 5 4 1 および 5 4 2 には前述のチャネルドープ工程で添加されたボロン濃度よりも 5 ~ 1 0 倍高い濃度 (代表的には $1 \times 10^{16} \sim 5 \times 10^{18} \text{ atoms/cm}^3$ 、典型的には $3 \times 10^{17} \sim 3 \times 10^{18} \text{ atoms/cm}^3$) でボロンが添加されるように調節する。なお、本明細書中では上記濃度範囲で P 型不純物元素を含む不純物領域を P 型不純物領域 (a) と定義する。(図 6 (C))

【 0 0 6 4 】

次に、レジストマスク 5 4 0 を除去した後、第 1 層間絶縁膜 5 4 3 を形成する。第 1 層間絶縁膜 5 4 3 としては、珪素を含む絶縁膜、具体的には窒化珪素膜、酸化珪素膜、窒化酸化珪素膜またはそれらを組み合わせた積層膜で形成すれば良い。また、膜厚は 6 0 0 n m ~ 1. 5 μ m とすれば良い。本実施例では、プラズマ C V D 法で S i H₄、N₂O、N H₃ を原料ガスとし、1 μ m 厚の窒化酸化珪素膜 (但し窒素濃度が 2 5 ~ 5 0 atomic%) を用いる。

【 0 0 6 5 】

その後、それぞれの濃度で添加された N 型または P 型不純物元素を活性化する

ために熱処理工程を行う。この工程もファーンズアニール法、レーザーアニール法、またはラピッドサーマルアニール法（RTA法）で行うことができる。ここではファーンズアニール法で活性化工程を行う。加熱処理は、窒素雰囲気中において300～650℃、好ましくは400～550℃、ここでは550℃、4時間の熱処理を行う（図6（D））。

【0066】

さらに、3～100%の水素を含む雰囲気中で、300～450℃で1～12時間の熱処理を行い、活性層を水素化する工程を行う。この工程は熱的に励起された水素により半導体層のダングリングボンドを終端する工程である。水素化の他の手段として、プラズマ水素化（プラズマにより励起された水素を用いる）を行っても良い。

【0067】

その後、TFTのソース領域及びドレイン領域に達するスルーホール545～550を形成し（図6（E））、ソース配線551～554およびドレイン配線555～558を形成する（図7（A））。また、図示していないが、本実施例ではこの配線を、Ti膜を100nm、Tiを含むアルミニウム膜300nm、Ti膜150nmをスパッタ法で連続して形成した3層構造の積層膜とする。

【0068】

次に、配線552および555～557をマスクとして自己整合的に結晶質珪素膜の不要な部分を除去して、活性層519～521を分離形成する。（図7（B））配線をマスクとして自己整合的に活性層519～521をエッチングし分離形成することにより、パターニングのズレ等のプロセスマージンを考慮せずにすむため活性層の面積効率を高めることが可能となる。

【0069】

次に、パッシベーション膜560として、窒化珪素膜、酸化珪素膜、または窒化酸化珪素膜で50～500nm（代表的には200～300nm）の厚さで形成する。この時、本実施例では膜の形成に先立ってH₂、NH₃等水素を含むガスを用いてプラズマ処理を行い、成膜後に熱処理を行う。この前処理により励起された水素が第1層間絶縁膜中に供給され、この状態で熱処理を行うことで、パッ

シベーション膜 5 6 0 の膜質を改善するとともに、第 1 層間絶縁膜中に添加された水素が下方側に拡散するため、効果的に活性層を水素化することができる。（図 7（C））

【 0 0 7 0 】

また、パッシベーション膜 5 6 0 を形成した後に、さらに水素化工程を行っても良い。例えば、3 ～ 1 0 0 % の水素を含む雰囲気中で、3 0 0 ～ 4 5 0 ℃ で 1 ～ 1 2 時間の熱処理を行うと良く、あるいはプラズマ水素化法を用いても同様の効果が得られる。なお、ここで後に画素電極 5 6 4 とドレイン配線 5 5 8 を接続するためのスルーホールを形成する位置において、パッシベーション膜 5 6 0 に開口部を形成しておいても良い。

【 0 0 7 1 】

次に、パッシベーション膜 5 6 0 上に有機樹脂からなる第 2 層間絶縁膜 5 6 1 を約 1 μm の厚さに形成する。有機樹脂としては、ポリイミド、アクリル樹脂、ポリアミド、ポリイミドアミド、BCB（ベンゾシクロブテン）等を使用することができる。有機樹脂膜を用いることの利点は、成膜方法が簡単である点や、比誘電率が低いので、寄生容量を低減できる点、平坦性に優れる点などが挙げられる。なお上述した以外の有機樹脂膜や有機系 SiO 化合物などを用いることもできる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、3 0 0 ℃ で焼成して形成する。

【 0 0 7 2 】

次に、画素部となる領域において、第 2 層間絶縁膜 5 6 1 上に遮蔽膜 5 6 2 を形成する。なお、本明細書中では光と電磁波を遮るという意味で遮蔽膜という文言を用いる。遮蔽膜 5 6 2 はアルミニウム（Al）、チタン（Ti）、タンタル（Ta）から選ばれた元素でなる膜またはいずれかの元素を主成分とする膜で 1 0 0 ～ 3 0 0 nm の厚さに形成する。本実施例では 1 wt% のチタンを含有させたアルミニウム膜を 1 2 5 nm の厚さに形成する。

【 0 0 7 3 】

なお図示しないが、第 2 層間絶縁膜 5 6 1 上に酸化シリコン膜等の絶縁膜を 5 ～ 5 0 nm 形成しておく、この上に形成する遮蔽膜の密着性を高めることがで

きた。また、有機樹脂で形成した第2層間絶縁膜561の表面に CF_4 ガスを用いたプラズマ処理を施すと、表面改質により膜上に形成する遮蔽膜562との密着性を向上させることができる。

【0074】

また、このチタンを含有させたアルミニウム膜を用いて、遮蔽膜だけでなく他の接続配線を形成することも可能である。例えば、駆動回路内で回路間をつなぐ接続配線を形成できる。但し、その場合は遮蔽膜または接続配線を形成する材料を成膜する前に、予め第2層間絶縁膜561にスルーホールを形成しておく必要がある。

【0075】

その後、有機樹脂からなる第3層間絶縁膜563を約 $0.5\mu\text{m}$ の厚さに形成する。第2層間絶縁膜561と同様に、有機樹脂としてはポリイミド、アクリル、ポリアミド、ポリイミドアミド、BCB（ベンゾシクロブテン）等を使用することができる。なお上述した以外の有機樹脂膜や有機系 SiO 化合物などを用いることもできる。ここでは、基板に塗布後、熱重合するタイプのポリイミドを用い、 300°C で焼成して形成する。

【0076】

次に、第3層間絶縁膜563、第2層間絶縁膜561及びパッシベーション膜560にドレイン配線558に達するスルーホールを形成し、画素電極564および565を形成する。なお、画素電極564、565はそれぞれ隣接する別の画素の画素電極である。この画素電極564、565は、透過型液晶表示装置とする場合には透明導電膜を用い、反射型の液晶表示装置とする場合には金属膜を用いれば良い。ここでは透過型の液晶表示装置とするために、ITO（Indium Tin Oxide）膜を 110nm の厚さにスパッタ法で形成する。（図7（D））

【0077】

こうして同一基板上に、駆動回路と画素部とを有するアクティブマトリクス基板が完成される。なお、図7（D）において、駆動回路にはPチャネル型TFT566並びにNチャネル型TFT567および568が形成され、画素部にはN

チャンネル型TFTでなる画素TFT569が形成される。

【0078】

[実施例2]

本実施例では、実施例1で作製したアクティブマトリクス基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。図8に示すように、図7(D)の状態の基板に対し、配向膜1001を形成する。本実施例では配向膜としてポリイミド膜を用いた。また、対向基板1002には、対向電極1003と、配向膜1004とを形成する。なお、対向基板には必要に応じてカラーフィルターや遮蔽膜を形成しても良い。

【0079】

次に、配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにする。そして、画素回路と、駆動回路が形成されたアクティブマトリクス基板と対向基板とを、公知のセル組み工程によってシール材やスペーサ（共に図示せず）などを介して貼りあわせる。その後、両基板の間に液晶1005を注入し、封止剤（図示せず）によって完全に封止する。液晶には公知の液晶材料を用いれば良い。このようにして図8に示すアクティブマトリクス型液晶表示装置が完成する。

【0080】

次に、このアクティブマトリクス型液晶表示装置の構成を、図9の斜視図を用いて説明する。尚、図9は、図5～図7の断面構造図と対応付けるため、共通の符号を用いている。アクティブマトリクス基板は、ガラス基板500上に形成された、画素部1006と、ゲート信号駆動回路1007と、画像（ソース）信号駆動回路1008で構成される。画素TFT569はNチャンネル型TFTであり、周辺に設けられる駆動回路はCMOS回路を基本として構成されている。ゲート信号駆動回路1007と、画像信号駆動回路1008はそれぞれゲート配線538とソース配線554で画素部1006に接続されている。また、FPC1009が接続された外部入出力端子1010から駆動回路の入出力端子までの接続配線1011、1012が設けられている。

【0081】

〔実施例 3〕

本発明を用いて作製した液晶表示装置は電気器具の表示部として用いることができる。そのような電気器具としては、ビデオカメラ、デジタルカメラ、プロジェクター、プロジェクションTV、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置などが挙げられる。それら電気器具の具体例を図10に示す。

【0082】

図10（A）は携帯電話であり、本体2001、音声出力部2002、音声入力部2003、表示部2004、操作スイッチ2005、アンテナ2006で構成される。本発明の液晶表示装置は表示部2004に用いることができる。

【0083】

図10（B）はビデオカメラであり、本体2101、表示部2102、音声入力部2103、操作スイッチ2104、バッテリー2105、受像部2106で構成される。本発明の液晶表示装置は表示部2102に用いることができる。

【0084】

図10（C）はモバイルコンピュータ（モービルコンピュータ）であり、本体2201、カメラ部2202、受像部2203、操作スイッチ2204、表示部2205で構成される。本発明の液晶表示装置は表示部2205に用いることができる。

【0085】

図10（D）はゴーグル型ディスプレイであり、本体2301、表示部2302、アーム部2303で構成される。本発明の液晶表示装置は表示部2302に用いることができる。

【0086】

図10（E）はリアプロジェクター（プロジェクションTV）であり、本体2401、光源2402、表示装置2403、偏光ビームスプリッタ2404、リフレクター2405、2406、スクリーン2407で構成される。本発明は表

示装置 2 4 0 3 に用いることができる。

【 0 0 8 7 】

図 1 0 (F) はフロントプロジェクターであり、本体 2 5 0 1、光源 2 5 0 2、表示装置 2 5 0 3、光学系 2 5 0 4、スクリーン 2 5 0 5 で構成される。本発明は表示装置 2 5 0 3 に用いることができる。

【 0 0 8 8 】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電気器具に適用することが可能である。また、本実施例の電気器具は実施例 1 および 2 のどのような組み合わせからなる構成を用いても実現することができる。

【 0 0 8 9 】

【発明の効果】

本発明を用いてアクティブマトリクス基板を作製すると、面積効率が高くスループットのよいプロセスでゲッターリングを行うことができる。これにより T F T の集積度が高く、生産性がよくかつ信頼性の高い液晶表示装置を作製することが可能となる。

【 0 0 9 0 】

さらに、本発明を用いた液晶表示装置を作製することによって、前記液晶表示装置を表示部として用いた電気器具の品質および信頼性をも向上させることができる。

【図面の簡単な説明】

【図 1】 本発明におけるゲッターリング処理工程を説明するための図。

【図 2】 本発明におけるゲッターリング処理工程を説明するための図。

【図 3】 従来のゲッターリング領域の上面図と断面図。

【図 4】 従来のゲッターリング領域の上面図と断面図。

【図 5】 実施例 1 の画素部の作製工程を示す図。

【図 6】 実施例 1 の画素部の作製工程を示す図。

【図 7】 実施例 1 の画素部の作製工程を示す図。

【図 8】 アクティブマトリクス型液晶表示装置の断面図。

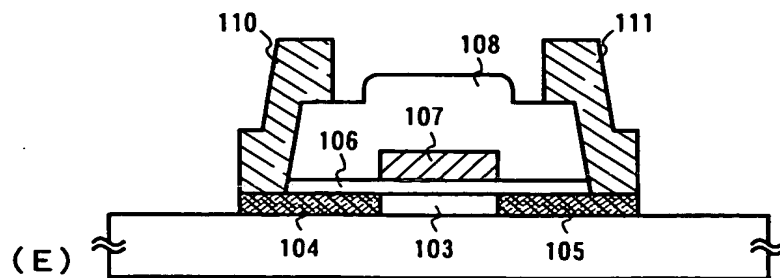
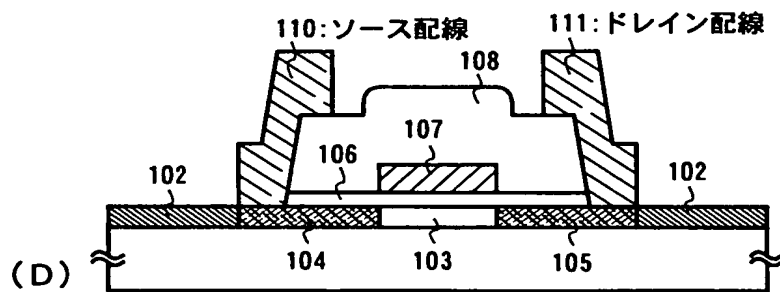
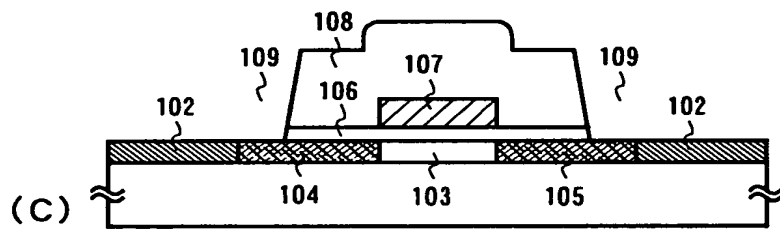
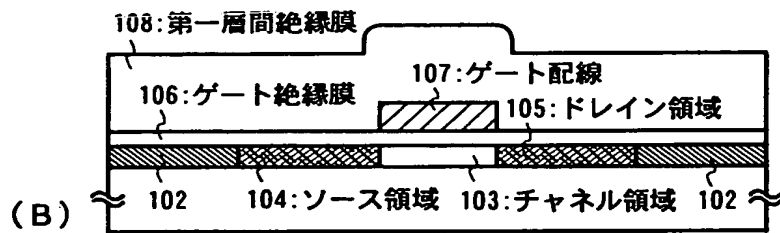
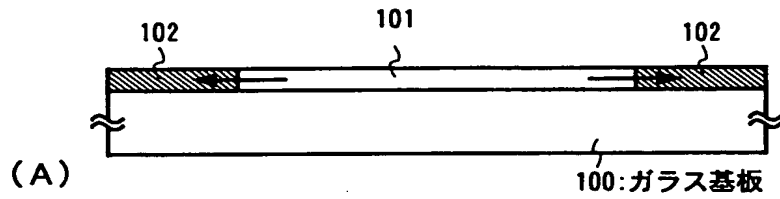
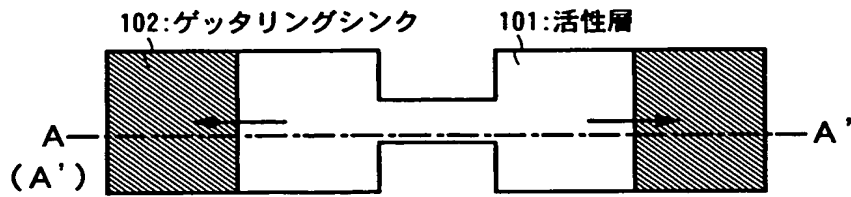
【図 9】 アクティブマトリクス型液晶表示装置の斜視図。

【図 1 0】 電気器具の一例を示す図。

【書類名】

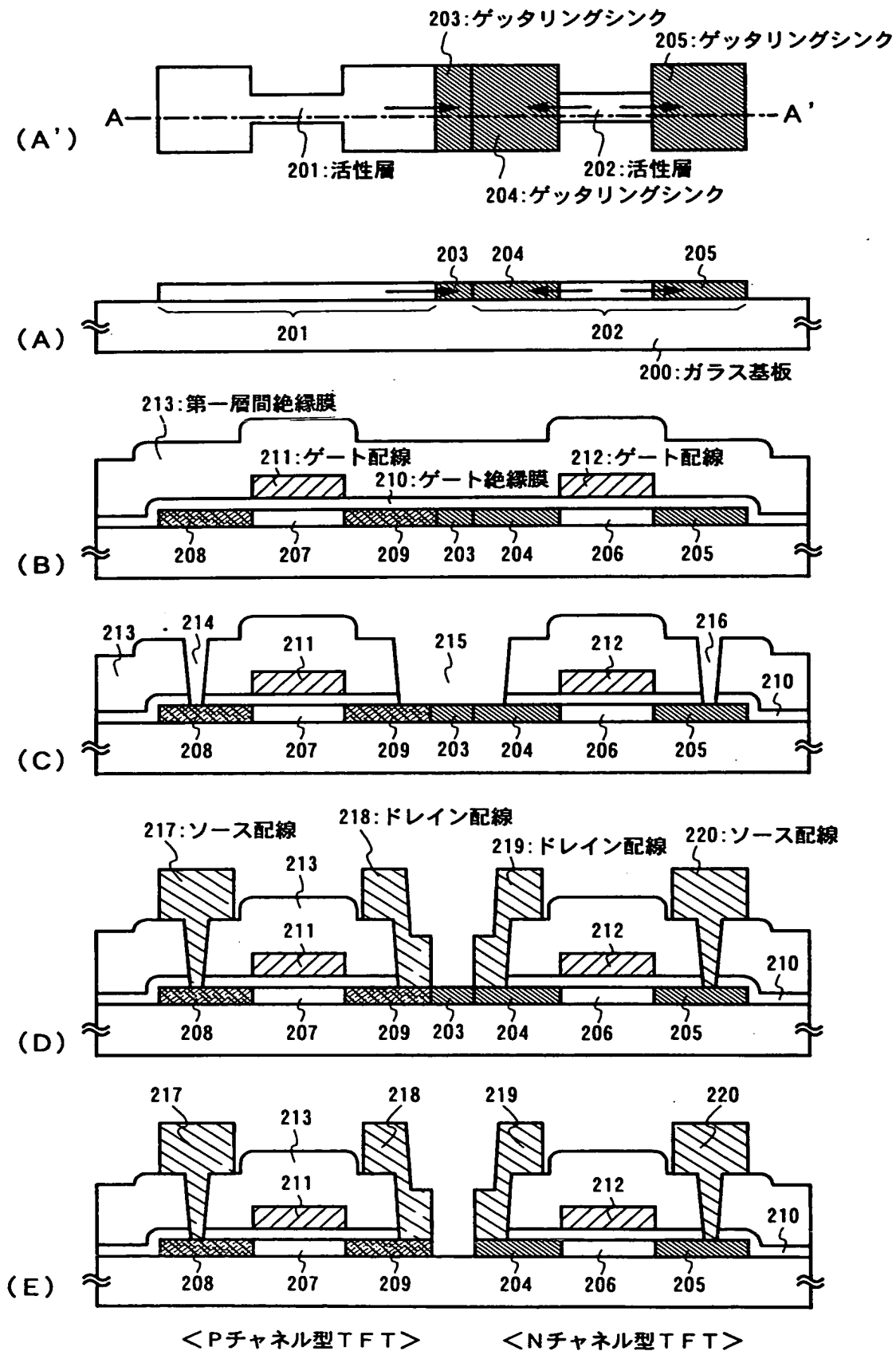
図面

【図 1】

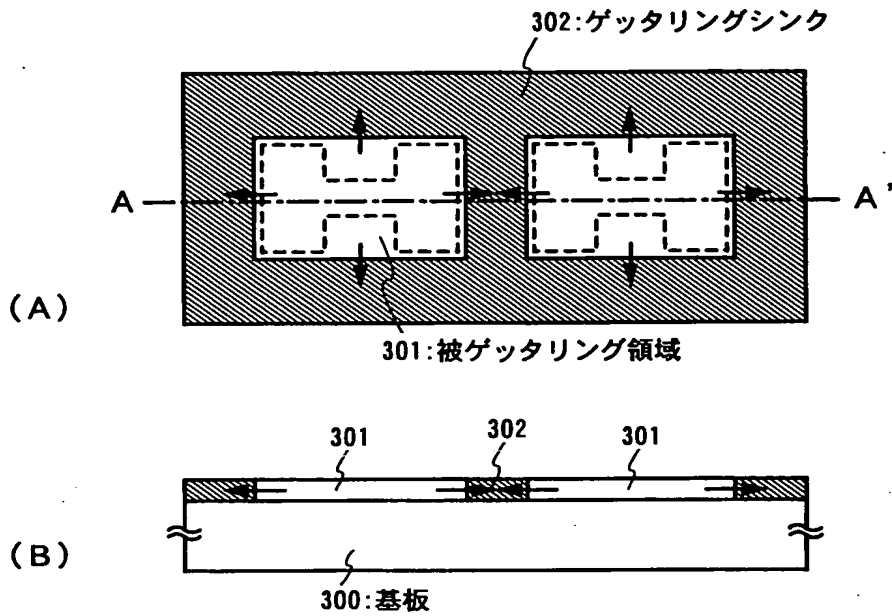


< Pチャネル型TFT >

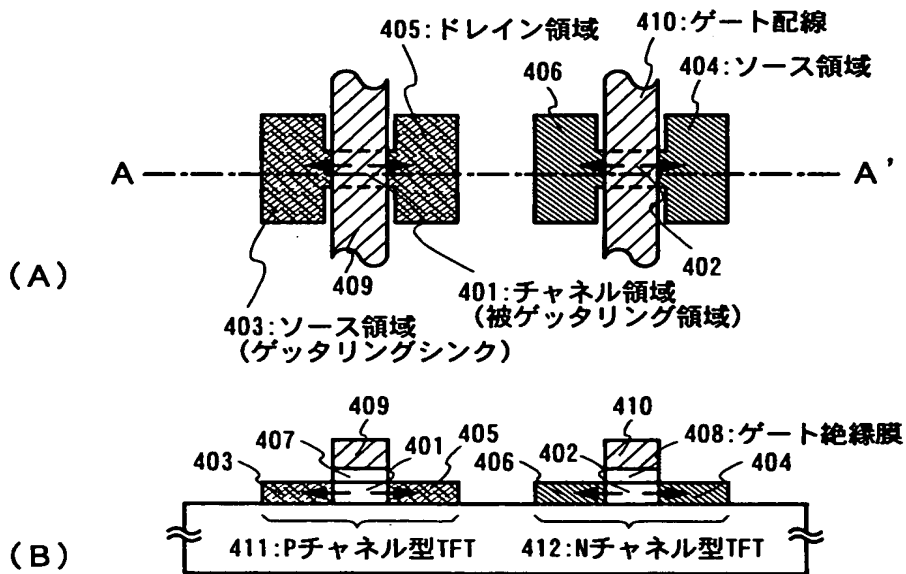
【図 2】



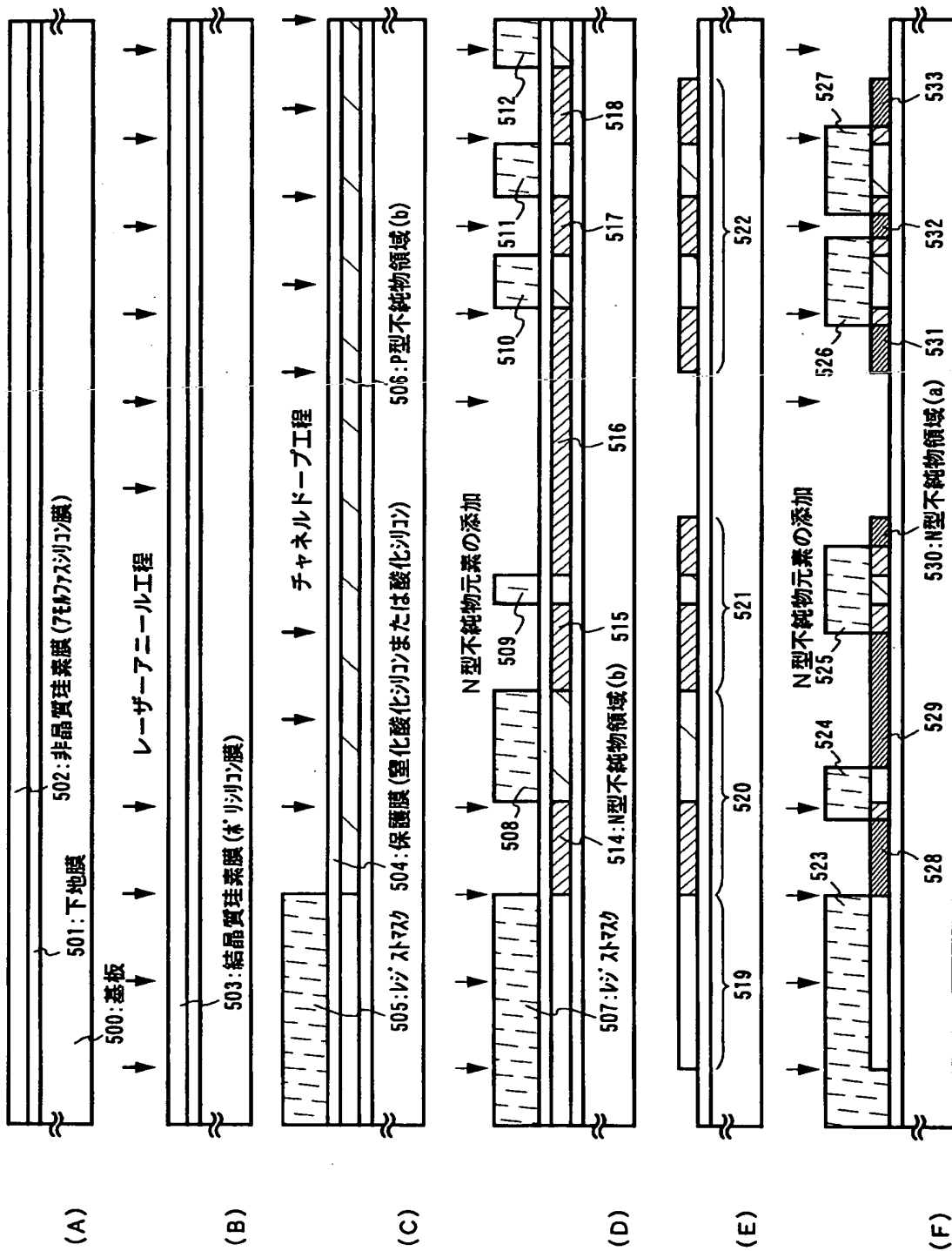
【図 3】



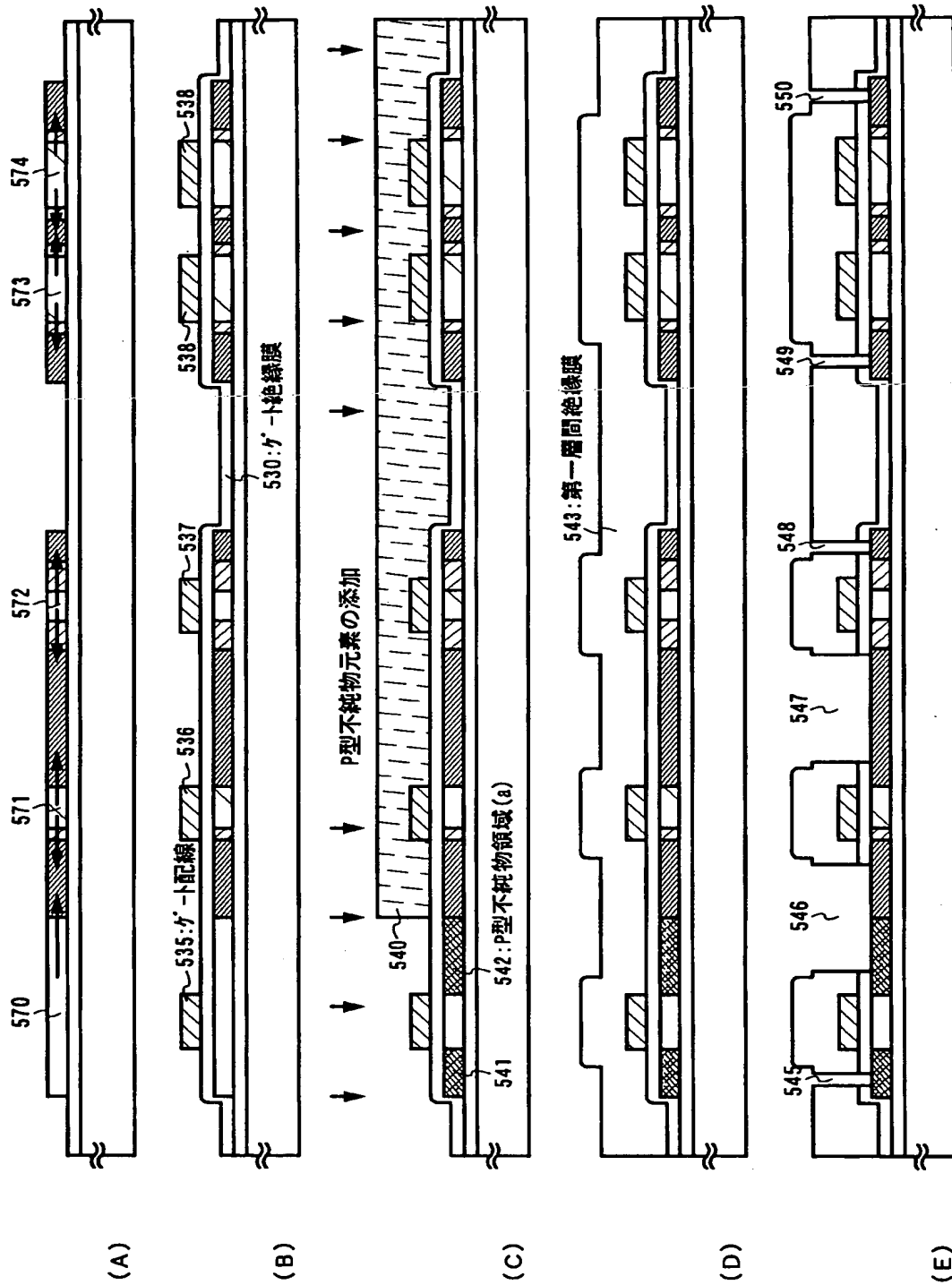
【図 4】



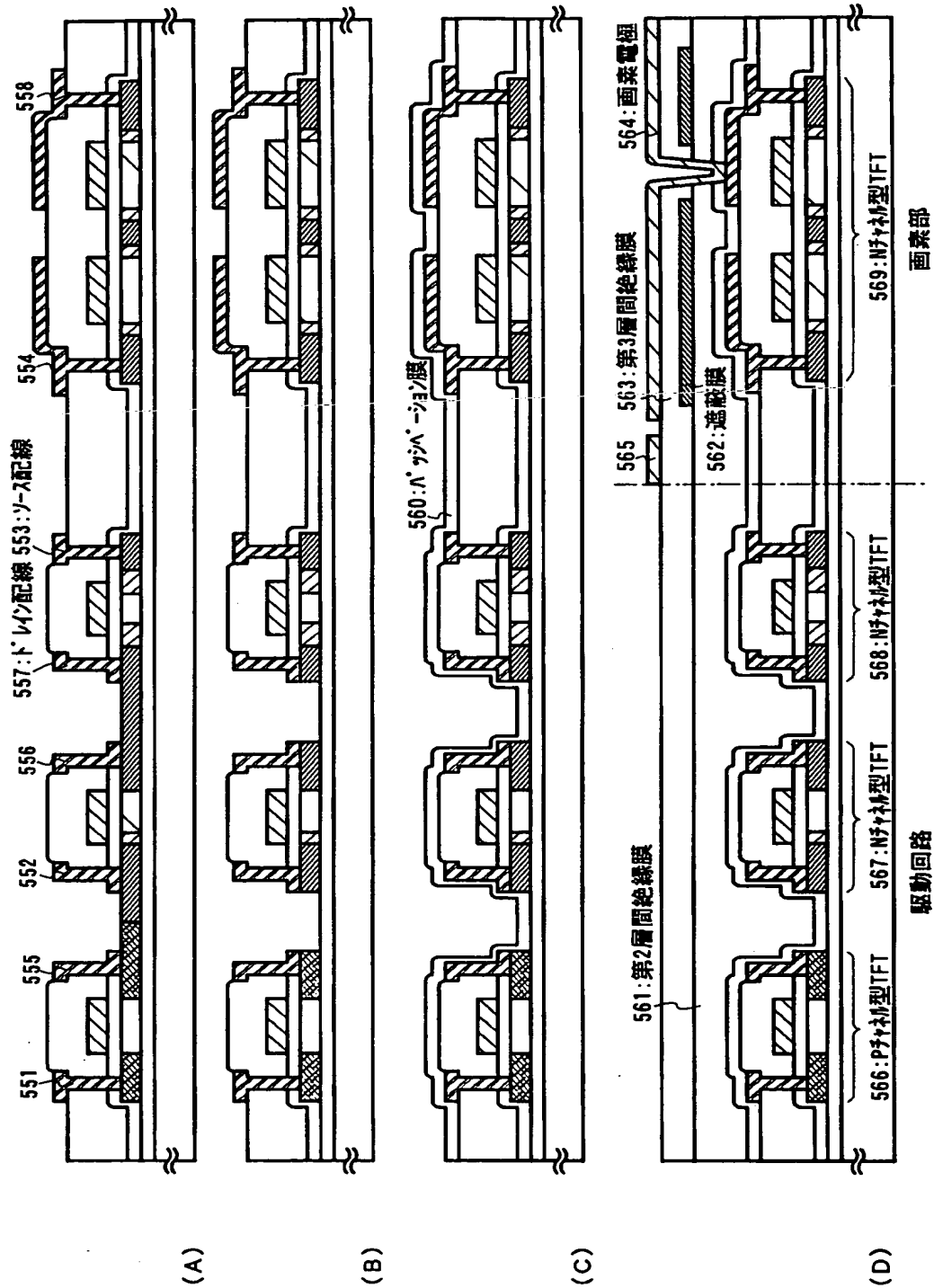
【図 5】



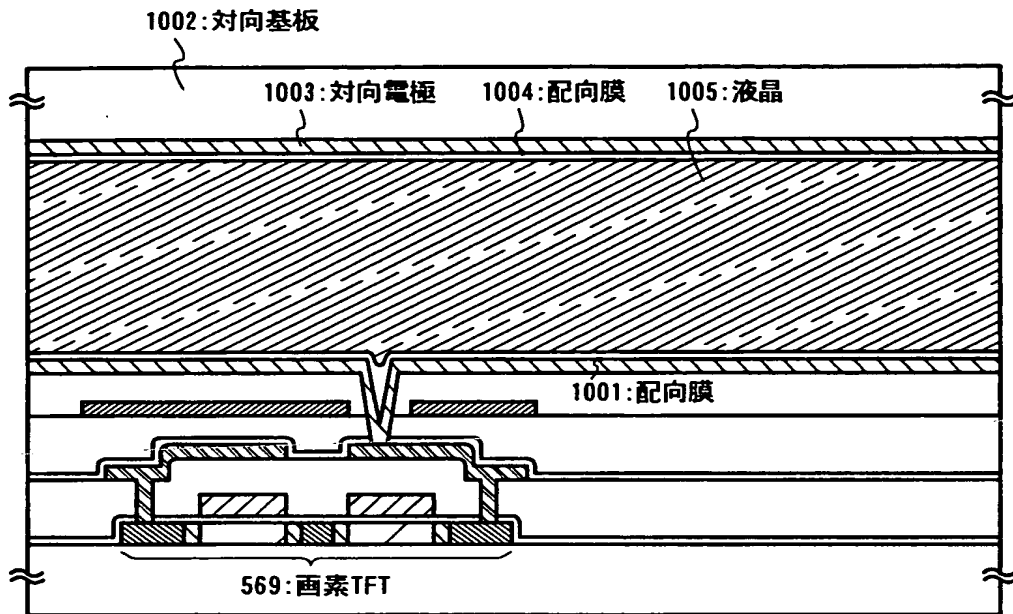
【図 6】



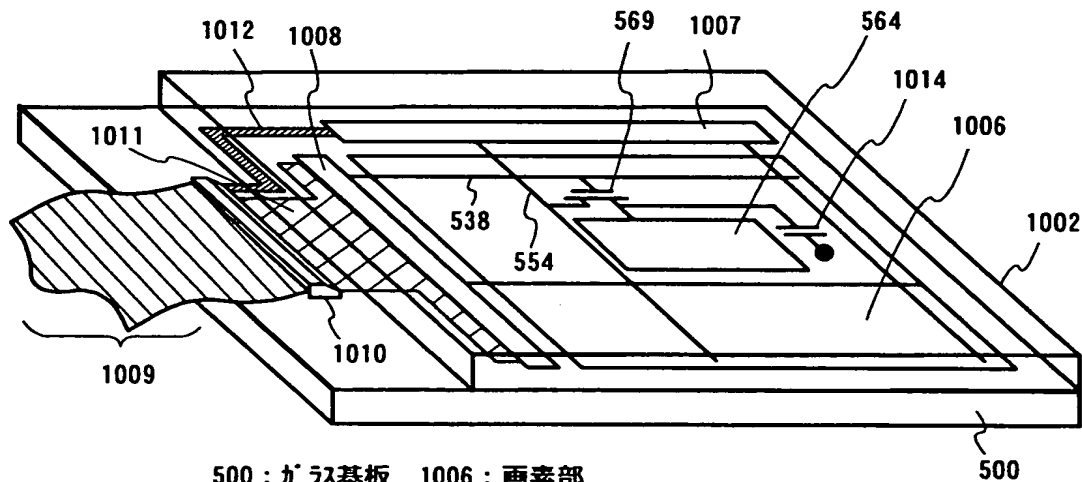
【図 7】



【図 8】

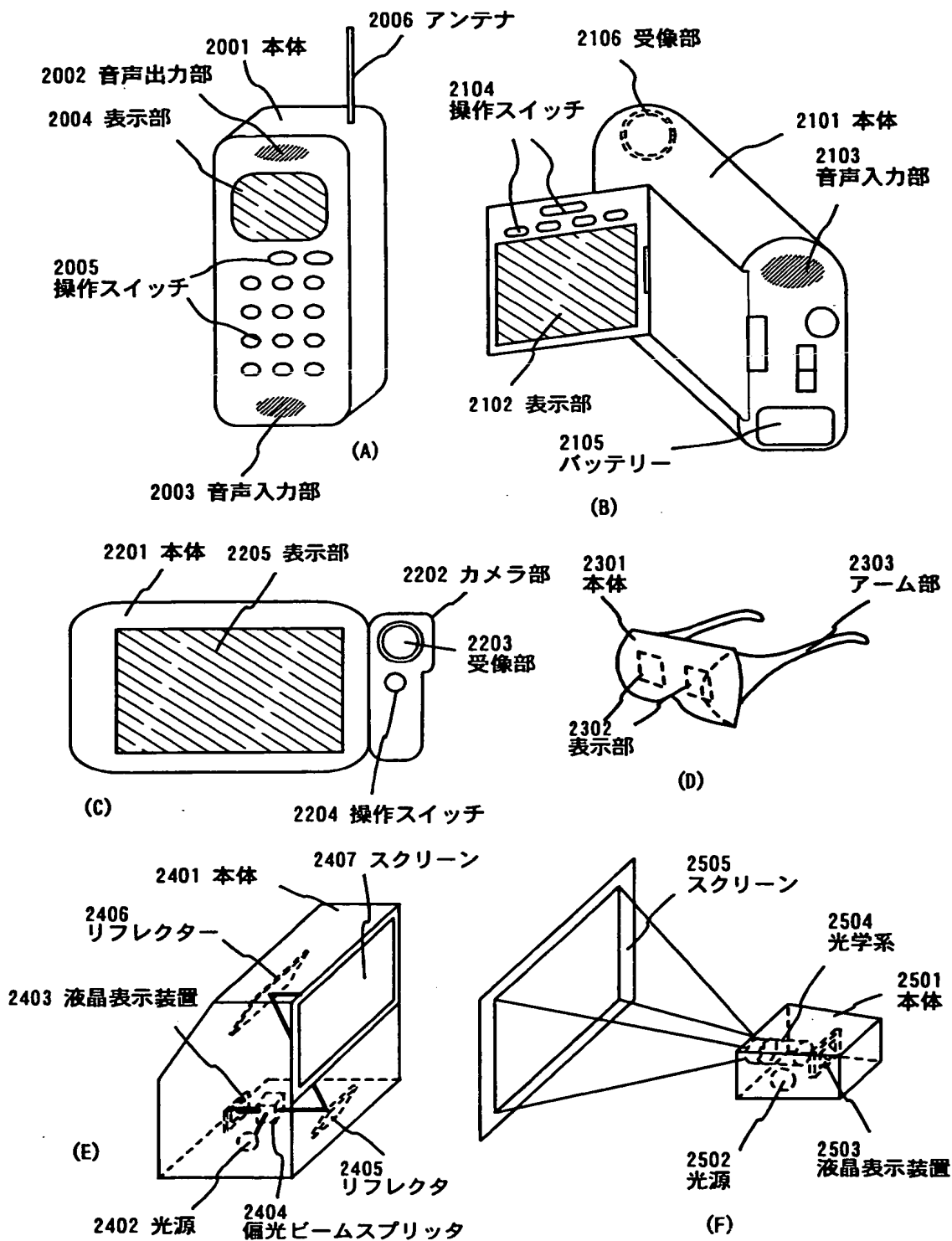


【図 9】



500 : ガラス基板 1006 : 画素部
1007 : ゲート信号側駆動回路 1008 : データ信号側駆動回路
1009 : FPC 1010 : 入力端子部 1011, 1012 : 接続配線
569 : 画素TFT 538 : ゲート配線 554 : データ配線
564 : 画素電極 1014 : 保持容量 1002 : 対向基板

【図 10】



【書類名】 要約書

【要約】

【課題】 非晶質珪素膜の結晶化を助長する触媒元素をチャンネル領域から効率よくゲッタリングし、T F Tの集積度が高く、生産性がよくかつ信頼性の高い液晶表示装置を作製する。

【解決手段】 Pチャンネル型T F T領域の外側にゲッタリングシンクを設けることと、触媒元素をゲッタリングさせた領域の内、T F T領域の外側に設けられている領域をソース配線あるいはドレイン配線により自己整合的に除去する工程とを組み合わせることにより、上記課題を解決できる。

【選択図】 図 1

認定・付加情報

特許出願の番号	特願 2000-101576
受付番号	50000419885
書類名	特許願
担当官	高田 良彦 2319
作成日	平成12年 4月11日

<認定情報・付加情報>

【特許出願人】	申請人
【識別番号】	000153878
【住所又は居所】	神奈川県厚木市長谷398番地
【氏名又は名称】	株式会社半導体エネルギー研究所
【特許出願人】	
【識別番号】	000005049
【住所又は居所】	大阪府大阪市阿倍野区長池町22番22号
【氏名又は名称】	シャープ株式会社

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日 1990年 8月17日
[変更理由] 新規登録
住 所 神奈川県厚木市長谷398番地
氏 名 株式会社半導体エネルギー研究所

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日	1990年 8月29日
[変更理由]	新規登録
住 所	大阪府大阪市阿倍野区長池町22番22号
氏 名	シャープ株式会社